

**ИНТЕРФЕЙС СВЯЗИ IBM**  
**со СТАНОЧНОЙ МАГИСТРАЛЬЮ**  
**И ПЕРЕКЛЮЧАТЕЛЯМИ КОРРЕКТОРОВ F и S**  
**УЧПУ 2С42**

**ООО «Модмаш-Софт»**  
**г. Нижний Новгород**  
**2001 г.**

## Содержание

1. Назначение и область применения.....	2
2. Принцип подключения и действия интерфейса .....	4
3. Описание работы интерфейса .....	6
4. Формат и адреса регистров и буферных схем интерфейса .....	7
5. Структура типовых процедур начальной установки и ввода-вывода информации в интерфейсе .....	10
6. Стыковка Интерфейса с УЧПУ .....	15

**ВНИМАНИЕ!**

С 1.08.2006 г. ИНТЕРФЕЙС поставляется без блока защиты. Рекомендуем приобретать плату защиты сайтка от себя или изготавливать ее самим по прилагаемой схеме, включая контакты реле в цепь готовности привода в позу.

## 1. Назначение и область применения

Интерфейс связи IBM со станочной магистралью и переключателями корректоров F% и S% УЧПУ 2С42 (в дальнейшем Интерфейс) предназначен для подключения к стандартному IBM - совместимому компьютеру (с шиной ISA) станочной магистрали и переключателей корректоров УЧПУ 2С42.

Область применения Интерфейса - модернизация устройств ЧПУ 2С42 и аналогичных на базе ЭВМ, построенных на шине типа Q-bus, путем замены устаревших ЭВМ, памяти ППЗУ, ОЗУ, дисплейно-клавиатурной части, специальных субблоков умножения, преобразования кодов, перфоленточного ввода-вывода на IBM - совместимый компьютер.

## 2. Принцип подключения и действия интерфейса

Принцип подключения Интерфейса к IBM - компьютеру - через стандартную шину ISA (Industrial Standard Architecture);

Порядок обмена с IBM - программный 16 битовый без использования ПДП (прямого доступа к памяти), адреса Интерфейса расположены в области адресов прототипных плат устройств ввода - вывода шины ISA (300 - 306 в шестнадцатиричном коде).

Режим аппаратных прерываний и соответственно, вектора, Интерфейс не использует.

Для станочной магистрали УЧПУ 2С42 и переключателей корректоров F% и S% Интерфейс представляет собой аппаратный аналог субблоков SB-059 (SB-451) и SB-476 соответственно и обеспечивает:

- Выдачу из IBM на станочную магистраль и чтение со станочной магистрали для всех субблоков 16-ти битовой информации по информационным шинам MD0 - MD15;
- Формирование адресных сигналов A01 - A04 и дополнительных адресных сигналов Входы-Выходы, Привод, Датчик и Адаптивное управление;
- Формирование специальных сигналов управления ВВОД, ВМБ, ВСБ, СБРОС;
- Ввод в IBM сигналов с переключателей F%, S%;
- Согласование временных диаграмм выдачи информационных, адресных сигналов и сигналов управления.

Для согласования циклов обмена информации между "быстрым" (длительность цикла ввода-вывода по шине ISA 250-300 нсек) IBM - компьютером и "медленной" (длительность цикла ввода-вывода 1 -2.5 мксек) станочной магистралью УЧПУ в Интерфейсе реализован принцип формирования одного цикла обмена по станочной магистрали за несколько (четыре-шесть) циклов синхронного обмена по шине ISA. (Поскольку асинхронный обмен для систем УЧПУ нежелателен).

При этом выдача информационных, адресных и служебных сигналов производится по одним шинам данных, что дает возможность скорректировать временные диаграммы и получить требуемые уровни сигналов программным путем.

### 3. Описание работы интерфейса

Функционально Интерфейс состоит из следующих основных частей:

- селектора адреса;
- 16-ти разрядного буфера входной (для IBM) информации;
- 16-ти разрядного буфера выходной информации;
- 16-ти разрядного регистра информационных сигналов станочной магистрали;
- 8-ми разрядного регистра основных и дополнительных адресных сигналов станочной магистрали;
- регистра специальных управляющих сигналов;
- 2-х 11-ти разрядного регистра состояния корректоров F% и S%;
- блока защиты и начальной установки.

Селектор адреса формирует адреса Интерфейса (\$300 - 306 в шестнадцатеричном коде) по шине ISA, а также нижеследующие сигналы управления для остальных составных частей:

V 300 - Чтение сигналов станочной магистрали УЧПУ из входного буфера в IBM (шина ISA);

V 302 - Запись информации из корректора F% в 8 младших разрядов регистра F%;

V 304 - Запись информации из корректора S% в 8 младших разрядов регистра S%;

V304+V302 - Запись информации из корректоров F% и S% в 3 старших разряда регистра F% и 3 старших разряда регистра S%;

V 306 - Запуск блока защиты;

VI300 - Запись из выходного буфера 16-ти разрядного регистра информационных сигналов станочной магистрали MD0 - MD15;

VI 302 - Запись из выходного буфера 8-ми разрядного регистра

основных и дополнительных адресных сигналов станочной магистрали;

VI 304 - Запись из выходного буфера регистра специальных управляющих сигналов;

VIV - Вывод информации в 16-ти разрядный буфер выходной информации.

16-ти разрядный буфер входной (для IBM) информации предназначен для ввода в IBM на шины SD0 - SD15 информации с 16-ти шин станочной магистрали MD0 - MD15 соответственно.

16-ти разрядный буфер выходной (для IBM информации) предназначен для буферизации и промежуточного хранения 16 - битовой информации, выдаваемой с шин данных MD0 - MD15 IBM на станочную магистраль (через регистры информационных, адресных и специальных управляющих сигналов).

16-ти разрядный регистр информационных сигналов станочной магистрали предназначен для вывода 16-ти разрядов (2-х байт) информации из IBM через буфер выходной информации на информационные шины станочной магистрали УЧПУ MD0 - MD15.

8-ми разрядный регистр основных и дополнительных адресных сигналов станочной магистрали предназначен для промежуточного хранения и выдачи на станочную магистраль основных адресных разрядов A01 - A04 и дополнительных адресных разрядов ВХ.ВЫХ, ПРИВОД, ДАТЧ, АД.УПР., поступающих с шины данных ISA через буфер выходной информации (разряды 8 - 15).

8-ми разрядный регистр специальных управляющих сигналов предназначен для промежуточного хранения и выдачи на станочную магистраль специальных сигналов управления ВВОД, ВМБ, ВСБ, а также формирования вспомогательных сигналов СБРОС4, VKF, VKS, поступающих с шины данных ISA через буфер выходной информации (разряды 0 - 7).

Два 11-ти разрядных регистра состояния корректоров F%, S% предназначены для промежуточного хранения и выдачи в компьютер через станочную магистраль и буфер входной информации состояния переключателей F%, S% УЧПУ 2С42-65 соответственно.

Блок защиты и начальной установки предназначен для формирования сигнала станочной магистрали СБРОС по включению УЧПУ (начальная установка), а также при срабатывании аппаратно - программных защит.

Блок осуществляет аппаратное (по сигналу IBM RESET DRV) ,программное (по аналогии с командой RESET шины Q-bus) формирование сигнала СБРОС, а также реализует типовые защиты ,существующие в субблоках SB-059 и SB-086 УЧПУ, заключающиеся в формировании сигнала СБРОС в случаях:

- отсутствия обращения (чтения состояния) к станочной магистрали между двумя периодами таймерной частоты (несущей частоты управления приводами подач) при установленной перемычке S10-S12.
- несоответствия сигнала таймерной частоты требуемой (заданной) при установленной перемычке S9-S11 и набору перемычек S1-S5, S2-S6, S3-S7, S4-S8 (контроль частоты).

#### 4. Формат и адреса регистров и буферных схем интерфейса

Формат буфера входной информации приведен в таблице 1.

Таблица 1

Номер разряда	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Наименование сигнала	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M
	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

С разрядов 0 - 15 входов (для компьютера) буфера входной информации, подключенных соответственно к сигналам шины ISA SD0 - SD15, снимается состояние шин станочной магистрали MD0 - MD15 в инверсном коде.

Адрес буфера входной информации для шины ISA \$300 в цикле Ввод.

Формат буфера выходной информации приведен в таблице 2.

Таблица 2

Номер разряда	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Наименование сигнала	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S
	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

С разрядов 0 - 15 выходов (для компьютера) буфера выходной информации, информация записанная с шин данных ISA SD0 - SD15 соответственно, поступает на регистры Интерфейса.

Адрес буфера выходной информации \$300+\$302+\$304 в цикле Вывод.

Формат регистра информационных сигналов станочной магистрали аналогичен приведенному на рис.1. С разрядов 0-15

выходов буфера выходной информации информация записывается в регистр и поступает на шины данных станочной магистрали MD0 - MD15 соответственно.

Адрес регистра информационных сигналов \$300 в цикле Вывод. Формат регистра основных и дополнительных адресных сигналов станочной магистрали приведен в таблице 3.

Таблица 3

Номер разряда	8	9	10	11	12	13	14	15
Наименование сигнала	A01	A02	A03	A04	Вх-Вых	Привод	Датчики	Адап. упр.

С разрядов 8 - 15 выходов буфера выходной информации информация записывается в регистр и с его выходов поступает на соответствующие адресные шины станочной магистрали, при этом сигналы A01, A02, A03, A04 подаются в прямом коде, а Вх-Вых, Привод, Датчики, Адап. упр. - в инверсном.

Адрес регистра основных и дополнительных адресных сигналов \$302 в цикле Вывод.

Формат регистра специальных управляющих сигналов приведен в таблице 4.

Таблица 4

Номер разряда	0	1	2	3	4	5	6	7
Наименование сигнала	ВВОД	ВМБ	ВСБ	СБРО С2	VKF	VKS	-	-

С выходов 0 - 7 разрядов буфера выходной информации информация записывается в регистр и с его выходов поступает на шины управления станочной магистрали (ВВОД, ВМБ, ВСБ в прямом коде) и схему управления Интерфейсом (СБРОС2, VKF, VKS в инверсном коде).

Адрес регистра специальных управляющих сигналов \$304 в цикле Вывод.

Формат регистра состояния корректоров F% приведен в таблице 5.

Таблица 5

Номер разряда	0	1	2	3	4	5	6	7	8	9	10
Сигнал	Вых 01	Вых 02	Вых 03	Вых 04	Вых 05	Вых 06	Вых 07	Вых 08	Вых 09	Вых 10	Вых 11

С контактов входного разъема сигналы состояния переключателя корректоров F% записываются в регистр по адресу \$302 в режиме ВВОД. С выходов регистра при отсутствии запрета сигналы поступают на станочную магистраль, откуда могут быть считаны в компьютер в режиме чтения входного буфера. Поскольку старший байт регистра является общим для регистров F% и S%, разряды 11-15 в полученной информации необходимо сбрасывать.

6. Формат регистра состояния корректоров S% приведен в таблице

Таблица 6

Номер разряда	0	1	2	3	4	5	6	7	12	13	14
Сигнал	Вых 01	Вых 02	Вых 03	Вых 04	Вых 05	Вых 06	Вых 07	Вых 08	Вых 09	Вых 10	Вых 11

С контактов входного разъема сигналы состояния переключателя корректоров S% записываются в регистр по адресу \$304 в режиме ВВОД. С выходов регистра при отсутствии запрета сигналы поступают на станочную магистраль, откуда могут быть считаны в компьютер в режиме чтения входного буфера.

Разряды 08 - 11 и 15 в полученной информации необходимо сбрасывать.



### 5. Структура типовых процедур начальной установки и ввода-вывода информации в интерфейсе

Структура типовой процедуры начальной установки включает в себя:

а) Вывод в регистр специальных управляющих сигналов логической "0" в бит СБРОС2 по адресу \$304;

б) Вывод в регистр специальных управляющих сигналов логической "1" в бит СБРОС2 по адресу \$304.

Структура типовой процедуры ввода информации в IBM - компьютер из станочной магистрали имеет вид:

а) Выдать из IBM сформированный адрес субблока станочной магистрали с которого будет считываться информация, в регистр основных и дополнительных адресных разрядов по адресу \$302 (цикл записи в устройство ввода-вывода для IBM);

б) Выдать из IBM бита ВВОД (логическая "1") в регистр специальных управляющих сигналов по адресу \$304 (цикл записи в устройство ввода-вывода для IBM);

в) Считать в IBM со станочной магистрали информацию из входного буфера по адресу \$300 (цикл чтения устройства ввода - вывода для IBM);

г) Сбросить из IBM бит ВВОД (логический "0") в регистре специальных управляющих сигналов по адресу \$304 (цикл записи в устройство ввода-вывода для IBM).

Структура типовой процедуры вывода информации из IBM - компьютера на станочную магистраль имеет вид:

а) Выдать из IBM сформированный адрес субблока станочной магистрали в который будет записываться информация, в регистр основных и вспомогательных адресных разрядов по адресу \$302 (цикл записи в устройство ввода-вывода для IBM);

б) Выдать из IBM требуемые данные в регистр информационных сигналов по адресу \$300 (цикл записи в устройство ввода-вывода для IBM);

в) Выдать из IBM биты ВМБ или ВСБ (или оба) в регистр специальных управляющих сигналов по адресу \$304 (цикл записи в устройство ввода - вывода для IBM);

г) Сбросить из IBM биты ВМБ или ВСБ (или оба) в регистре специальных управляющих сигналов по адресу \$304 (цикл записи в устройство ввода-вывода для IBM).

Структура типовой процедуры ввода в IBM - компьютер состояния

переключателей F% (S%) имеет вид:

а) Выдать из IBM бит VKF (VRS) в инверсном коде в регистр специальных управляющих сигналов по адресу \$304 (цикл записи в устройство ввода-вывода для IBM);

б) Считать в IBM информацию по адресу \$302 (\$304) (Цикл чтения устройства ввода - вывода для IBM, имеющий цель формирование сигнала строка для записи состояния переключателя корректора F (S) в регистр состояния F% (S%) и вывода его на станочную магистраль;

в) Считать в IBM информацию о состоянии переключателя корректора со станочной магистрали из входного буфера по адресу \$300 (Цикл чтения устройства ввода - вывода для IBM);

г) Сбросить из IBM инверсное состояние бита VKF (VKS) в регистре специальных управляющих сигналов по адресу \$304.

Формирование требуемого адреса субблока станочной магистрали производится в соответствии с таблицей 7.

Таблица 7

Наименование субблоков	Восьмеричный полный адрес	Двоичный код адреса записываемый в рег. Ад.Дат.Прив.Вх.А4 А3 А2 А1	Шестнадцатиричный код, записываемый в регистр
<b>Входы</b>			
1	167602	1110 0001	\$ E1
2	167604	1110 0010	\$ E2
3	167606	1110 0011	\$ E3
4	167610	1110 0100	\$ E4
5	167612	1110 0101	\$ E5
6	167614	1110 0110	\$ E6
7	167616	1110 0111	\$ E7
8	167620	1110 1000	\$ E8
9	167622	1110 1001	\$ E9
10	167624	1110 1010	\$ EA
<b>Выходы</b>			
1	167630	1110 1100	\$ EC
2	167632	1110 1101	\$ ED
3	167634	1110 1110	\$ EE
4	167636	1110 1111	\$ EF
<b>ЦАП</b>			
1	167640	1101 0000	\$ D0
2	167642	1101 0001	\$ D1
3	167644	1101 0010	\$ D2
4	167646	1101 0011	\$ D3
5	167650	1101 0100	\$ D4
6	167652	1101 0101	\$ D5
7	167654	1101 0110	\$ D6
8	167656	1101 0111	\$ D7
<b>Датчики</b>			
1	167700	1011 0000	\$ B0
	167702	1011 0001	\$ B1
2	167704	1011 0010	\$ B2
	167706	1011 0011	\$ B3
3	167710	1011 0100	\$ B4
	167712	1011 0101	\$ B5
4	167714	1011 0110	\$ B6
	167716	1011 0111	\$ B7
<b>АЦП</b>			
1	167740	0111 0000	\$ 70
2	167742	0111 0001	\$ 71

Записываемая из IBM - компьютера на станочную магистраль и считываемая в IBM - компьютер информация задается в прямом коде, а считываемая – в инверсном.

## 6. Стыковка Интерфейса с УЧПУ

Стыковка Интерфейса с УЧПУ производится через три кабеля, подключаемые к двум внешним (DB25F и DB15F) и *одному выводу (ВНЗУ) разъемом.*

Разводка кабелей от 2С42 к ответным частям разъемов приведена в таблицах 8-10.

Таблица 8

Разъем DB25M	Наименование сигнала	Плата 7.103.715 (Ответная часть к розетке РППГ-48)
1	MD0	3
2	MD1	5
3	MD2	7
4	MD3	9
5	MD4	11
6	MD5	13
7	MD6	15
8	MD7	17
9	MD8	19
10	MD9	21
11	MD10	23
12	MD11	31
13	MD12	33
14	MD13	35
15	MD14	37
16	MD15	39
17-25	GND	2

Таблица 9

Разъем DB25M	Наименование сигнала	Плата 7.103.715 (Ответная часть к розетке РППГ-48)
1	A01	5
2	A02	7
3	A03	9
4	A04	11
5	Вх-Вых	13
6	Привод	17
7	Датч	19
8	Ад.упр.	15
9	Ввод	45
10	ВМБ	23
11	ВСБ	41
13	СБРОС	29
12, 14, 15	GND	2

Таблица 10

Разъем IDC-34	Наименование сигнала	Розетка (РП10-30ЛП МРН32-1)
1	1Вых01	1 (5)
3	1Вых02	2 (24)
5	1Вых03	3 (6)
7	1Вых04	4 (9)
9	1Вых05	5 (13)
11	1Вых06	6 (16)
13	1Вых07	7 (12)
15	1Вых08	8 (1)
20	1Вых09	9 (3)
24	1Вых10	10 (18)
22	1Вых11	11 (7)
19	2Вых01	12 (20)
21	2Вых02	13 (32)
23	2Вых03	14 (14)
25	2Вых04	15 (10)
12	0V (GND)	23 (15)
27	2Вых05	16 (8)
29	2Вых06	17 (11)
31	2Вых07	18 (4)
33	2Вых08	19 (22)
26	2Вых09	20 (31)
30	2Вых10	21 (26)
28	2Вых11	22 (33)

**Примечание.**

1. Кабели 1 и 2 (табл.8, 9) разводятся витыми парами.
2. В табл. 10 в скобках даны контакты кабеля от блока корректоров на разъеме X45, подключаемого к субблоку SB-476, который можно использовать.
3. В плате 7.103.715 (кабель 1) при монтаже необходимо отрезать вывод 48 от вывода 2 и GND.  
В плате 7.103.715 (кабель 2) при монтаже необходимо отрезать вывод 2 от вывода 48 и GND.